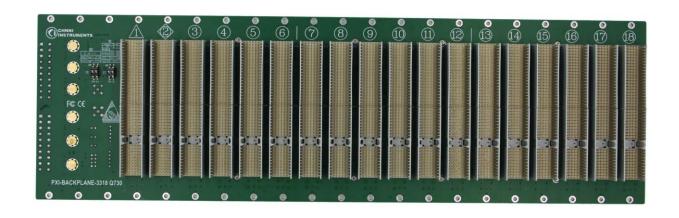


#### **PXI-3318**

# 18 槽位 3U 高度 PXI 背板 17 个功能卡槽位 用户手册



版本号: Q7-31-00

修订日期: 2020-01-05



## 国控精仪(北京)科技有限公司 2020年版权所有

本软件文档及相关套件均属国控精仪(北京)科技有限公司所有,包含专利信息,其知识产权受国家法律保护,除非本公司书面授权许可,其他公司、组织不得非法使用和拷贝。

为提高产品的性能、可靠性,本文档中的信息如有完善或修改, 恕不另行通知,客户可从公司网站下载或致电我们通过电子邮件索 取,制造商无需作成承诺和承担责任。客户使用产品和软件文档进行 设备调试和生产时,应进行可靠性、功能性等全面测试,方可进行整 体设备的运行或交付。

我们提供7\*24电话技术支持服务,及时解答客户问题。



#### 如何从国控精仪获得技术服务

我们将为客户提供满意全面的技术服务。

请您通过以下信息联系我们。

#### 国控精仪公司信息

网址: 英文 www.chnni.com 中文 www.chnni.cn

销售服务: sales@chnni.com

电话: 400 9936 400 或 010-62936646

传真: 010-62938482

地址: 北京市海淀区安宁庄东路 18 号 9 号楼

请将您下列的信息通过邮件或传真发送给我们

		公司信息				
公司/组织						
地址						
E-mail 地址						
联系人						
电话						
传真						
产品信息						
产品型号						
	操作系统:		CPU:			
工作环境	主板:		Bios:			
	芯片组:		软件:			
产品问题详细描	<b>i述</b> :					



## 目录

1	概边	<u>È</u>	1 ·
	1.1	产品	特性1
	1.2	产品	应用1
	1.3	产品	详细指标1
		1.3.1	背板设计规范:1
		1.3.2	产品 PCB 工艺特点
		1.3.3	系统稳定时间2-
		1.3.4	物理特征2-
		1.3.5	产品功耗 (典型值)3
		1.3.6	工作环境3
		1.3.7	存储环境3
	1.4	软件	支持3
2	设备	子安装	4
	2.1	产品	开箱
	2.2	产品	布局图
	2.3	背板	拓扑图5
	2.4	产品	插座说明5 -
3	背板	<b>反管脚定</b>	义7
	3.1	系统	槽位定义 (1号槽)
	3.2	触发	时钟槽位定义(2号槽位)
	3.3	通用	物理槽位定义(3-18 号槽位)9
4	产品	品校准、	保修 - 10.



## 图目录

图 2-1	PXI-3318 产品正面图	4
图 2-2	PXI3318产品背面图	5
图 2-3	PXI3318 背板拓扑图	5



## 表目录

表 3-1	系统槽位管脚定义	7
表 3-2	触发时钟槽位管脚定义	8
表 3-3	通用物理槽位管脚定义	9



#### 1 概述

PXI-3318 是一款标准 3U PXI 背板, 共有 18 个槽位。该系列产品高性能、高可靠性、高性价比,可广泛应用于实时信号处理、通讯连接、精密设备、过程控制等项目。

#### 1.1 产品特性

PXI-3318 标准 3U 高度 18 槽位 PXI 背板。

- ◆ 一个系统槽位和17个功能卡槽位;
- ◆ 2号槽位为触发时钟槽位,也可插入标准 PXI 板卡;
- ◆ 支持+5V/+3.3V V (I/O) 选择;
- ◆ 支持外部时钟、本地背板时钟、专用时钟卡时钟;
- ◆ 支持 ATX 电源、AT 电源、智能软关机;
- ◆ 支持智能温控模式风扇;

### 1.2 产品应用

- ◆ 设备通讯
- ◆ 电缆测试
- ◆ 信号传输
- ◆ 实验室测量
- ◆ 精密设备配套
- ◆ 过程控制

## 1.3 产品详细指标

#### 1.3.1 背板设计规范:

- ◆ CompactPCI Specification PICMG 2.0 R 3.0
- ◆ PXI Hardware Specification, Revision 2.1
- ◆ PXI Software Specification, Revision 2.1

- ◆ IEEE 1101.1-1991, IEEE Standard for Mechanical Core Specifications for Microcomputers Using IEC 603-2 Connectors
- ◆ IEEE 1101.10, IEEE Standard for Additional Mechanical Specifications for Microcomputers Using IEEE 1101.1 Equipment Practice

### 1.3.2 产品 PCB 工艺特点

- ◆ PCB 制作特殊工艺: 压接孔, 沉厚金
- ◆ 板厚: 3.2mm
- ◆ PCB 层数: 16 层
- ◆ PCB 材质: FR4 板材

#### 1.3.3 系统稳定时间

- ◆ 建议预热时间: 5 分钟
- ◆ 电源要求:
  - $\Rightarrow$  +3.3V, +5 V, +12V, -12V
  - ◆ ATX 电源 、AT 电源
  - ◆ 长期稳定性: 6ppm/1000 小时

#### 1.3.4 物理特征

- ◆ 产品尺寸:
  - ◆ 高度 3U (128.7mm), 宽: 426mm (18+3 槽), 厚度 3.2mm
- ◆ 信号连接器:

20P 电源插头;

SMA 母座;

8P 2.0 间距双排插针;

2P 2.54mm 间距单排针座;

5P 2.54mm 间距插座



#### 1.3.5 产品功耗 (典型值)

♦ +3.3VDC 800m A

#### 1.3.6 工作环境

◆ 温度范围: -20 to 70 ℃

◆ 相对湿度: 10% to 90% 无凝结

#### 1.3.7 存储环境

◆ 温度范围: -40 to 80 ℃

◆ 相对湿度: 5% to 95% 无凝结

#### 1.4 软件支持

国控精仪提供了通用产品的软件驱动包,用户可以在多种基于 windows 的应用软件下建立工程,通过我们提供的驱动程序(DLL)控制相应的硬件设备。用户可以通过我们免费提供的演示程序,了解产品的驱动函数接口和软件控制方法。

所有的软件内容均收录在国控精仪提供的光盘当中。该产品属于即插即 用背板,无需单独配套软件,但背板的时钟逻辑可以支持用户客户客制化需 求,实现客户自定义的时钟配置。

0



### 2 设备安装

本章介绍如何进行背板产品的安装。

#### 2.1 产品开箱

本产品包装箱内包括:

- ◆ PXI-3318 背板产品;
- ◆ 常用 1.25mm 间距插座线缆用连接器;
- ◆ 合格证及保修卡

如果您的产品包装中缺少上述内容,请及时联系给您服务的经销商,部分内容可以向公司总部索取。

PXI-3318产品使用了部分对静电敏感的元器件,请不要直接用手触碰产品上的 IC 元器件,应佩戴接地良好防静电腕带,通过产品挡片或线路板边缘拿放产品,产品取出后应放置在防静电桌垫之上。

将产品装入机箱时,请注意查看机箱对应槽位及螺丝孔位,客户可参考 PXI 规范,我方产品严格按照规范之定义,设计背板尺寸、固定孔位等。当插入有很大阻力时,切勿用力盲目插入!

### 2.2 产品布局图

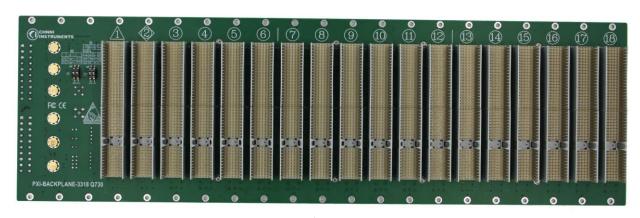


图 2-1 PXI-3318产品正面图



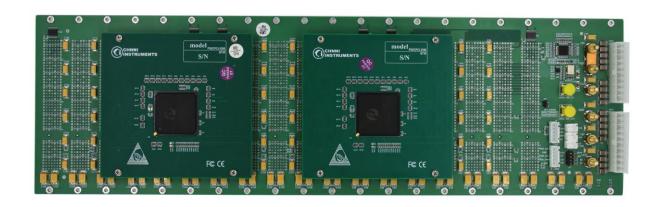


图 2-2 PXI3318产品背面图

### 2.3 背板拓扑图

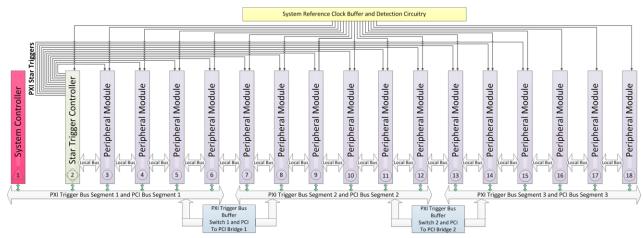


图 2-3 PXI3318 背板拓扑图

#### 2.4 产品插座说明

■ 标准电源插座;

PW1:20Pin 电源插座: AT/ATX 电源插座

PW2:电源插座: 用来做电源辅助供电或背板电源输出;

#### ■ 大功率接线铜柱:

客户可以直接将电源的+12V、-12V、+5V、+3.3V、GND,分别连接到背板对应的 M4 铜柱上,给背板供电;其中 V(IO)接线柱,用于设定背板总线电平,默认状态为 V(IO)接线柱和+3.3V 接线柱通过专用铜片连接在一起;

■ BNC1 、BNC2 背板上 10MHz 时钟输入、输出的 SMB 接头,可参考后面的章节 2.6;

■ CN1 背板 I2C 总线外引管脚 管脚定义如下: 1- PMB\_SCL、2 -GND、3-PMB\_SDA、4PMB\_PWR、5ALERT



- JP1 背板总线 64 位的选通 短接: 64 位总线; 断开: 32 位总线;
- 电源启动管脚 J1 两个管脚保持短接状态,计算机电源持续给计算机供电;
- 主板复位管脚 J2 两个管脚接触一下,计算机主板重启;
- 电源状态指示灯 1:GND、2:+3.3V、3:GND、4:+5V、5:GND、6:-12V、7:GND、8:+12V;
- 电源控制管脚 1:+5V、2:PW-BP、3:PS-ON、4:+5VSB、5:FAL#;



## 3 背板管脚定义

## 3.1 系统槽位定义 (1 号槽) System Slot Pinout

22	GND	GA4	GA3	GA2	GA1	GA0	GND	P
21	GND	CLK6	GND	RSV	RSV	RSV	GND	2
20	GND	CLK5	GND	RSV	GND	RSV	GND	1 /
19	GND	GND	GND	SMB_SDA	SMB_SCL	SMB_ALERT#	GND	J 2
18	GND	PXI_TRIG3	PXI_TRIG4	PXI_TRIG5	GND	PXI_TRIG6	GND	C
17	GND	PXI_TRIG2	GND	PRST#	REQ6#	GNT6#	GND	0
16	GND	PXI_TRIG1	PXI_TRIG0	DEG#	GND	PXI_TRIG7	GND	N
15	GND	PXI_BRSVA15	GND	FAL#	REQ5#	GNT5#	GND	N
14	GND	AD[35]	AD[34]	AD[33]	GND	AD[32]	GND	E C
13	GND	AD[38]	GND	V(I/O)	AD[37]	AD[36]	GND	T
12	GND	AD[42]	AD[41]	AD[40]	GND	AD[39]	GND	0
11	GND	AD[45]	GND	V(I/O)	AD[44]	AD[43]	GND	R
10	GND	AD[49]	AD[48]	AD[47]	GND	AD[46]	GND	1
9	GND	AD[52]	GND	V(I/O)	AD[51]	AD[50]	GND	1
8	GND	AD[56]	AD[55]	AD[54]	GND	AD[53]	GND	1
7	GND	AD[59]	GND	V(I/O)	AD[58]	AD[57]	GND	1
6	GND	AD[63]	AD[62]	AD[61]	GND	AD[60]	GND	1
5	GND	C/BE[5]#	GND	V(I/O)	C/BE[4]#	PAR64	GND	1
4	GND	V(I/O)	PXI_BRSVB4	C/BE[7]#	GND	C/BE[6]#	GND	1
3	GND	CLK4	GND	GNT3#	REQ4#	GNT4#	GND	1
2	GND	CLK2	CLK3	SYSEN#	GNT2#	REQ3#	GND	1
1	GND	CLK1	GND	REQ1#	GNT1#	REQ2#	GND	1
25	GND	5V	REQ64#	ENUM#	3.3V	5V	GND	P
24	GND	AD[1]	5V	V(I/O)	AD[0]	ACK64#	GND	1
23	GND	3.3V	AD[4]	AD[3]	5V	AD[2]	GND	1 / J
22	GND	AD[7]	GND	3.3V	AD[6]	AD[5]	GND	1
21	GND	3.3V	AD[9]	AD[8]	M66EN	C/BE[0]#	GND	C
20	GND	AD[12]	GND	V(I/O)	AD[11]	AD[10]	GND	o
19	GND	3.3V	AD[15]	AD[14]	GND	AD[13]	GND	N
18	GND	SERR#	GND	3.3V	PAR	C/BE[1]#	GND	N E
17	GND	3.3V	IPMB_SCL	IPMB_SDA	GND	PERR#	GND	C
16	GND	DEVSEL#	GND	V(I/O)	STOP#	LOCK#	GND	T
15	GND	3.3V	FRAME#	IRDY#	GND	TRDY#	GND	OR
12–14				Key Area	•			] ``
11	GND	AD[18]	AD[17]	AD[16]	GND	C/BE[2]#	GND	
10	GND	AD[21]	GND	3.3V	AD[20]	AD[19]	GND	
9	GND	C/BE[3]#	GND	AD[23]	GND	AD[22]	GND	
8	GND	AD[26]	GND	V(I/O)	AD[25]	AD[24]	GND	
7	GND	AD[30]	AD[29]	AD[28]	GND	AD[27]	GND	
6	GND	REQ0#	GND	3.3V	CLK0	AD[31]	GND	
5	GND	BRSVP1A5	BRSVP1B5	RST#	GND	GNT0#	GND	
4	GND	IPMB_PWR	HEALTHY#	V(I/O)	INTP	INTS	GND	
3	GND	INTA#	INTB#	INTC#	5V	INTD#	GND	
2	GND	TCK	5V	TMS	TDO	TDI	GND	
1	GND	5V	-12V	TRST#	+12V	5V	GND	
Pin	Z	A	В	C	D	E	F	

表 3-1 系统槽位管脚定义



## 3.2 触发时钟槽位定义(2 号槽位)

Star Trigger Slot Pinout

22	CND	C 4 4	T	L CA2	1	L C.4.0	CND	L
22	GND	GA4	GA3	GA2	GA1	GA0	GND	P 2
21	GND	PXI_LBR0	RSV	PXI_LBR1	PXI_LBR2	PXI_LBR3	GND	1
20	GND	PXI_LBR4	PXI_LBR5	PXI_STAR0	GND	PXI_STAR1	GND	J
19	GND	PXI_STAR2	RSV	PXI_STAR3	PXI_STAR4	PXI_STAR5	GND	2
18	GND	PXI_TRIG3	PXI_TRIG4	PXI_TRIG5	GND	PXI_TRIG6	GND	C
17	GND	PXI_TRIG2	GND	RSV	PXI_CLK10_IN	PXI_CLK10	GND	0
16	GND	PXI_TRIG1	PXI_TRIG0	RSV	GND	PXI_TRIG7	GND	N N
15	GND	PXI_BRSVA15	GND	RSV	PXI_STAR6	PXI_LBR6	GND	E
14	GND	AD[35]	AD[34]	AD[33]	GND	AD[32]	GND	C
13	GND	AD[38]	GND	V(I/O)	AD[37]	AD[36]	GND	T
12	GND	AD[42]	AD[41]	AD[40]	GND	AD[39]	GND	OR
11	GND	AD[45]	GND	V(I/O)	AD[44]	AD[43]	GND	
10	GND	AD[49]	AD[48]	AD[47]	GND	AD[46]	GND	
9	GND	AD[52]	GND	V(I/O)	AD[51]	AD[50]	GND	]
8	GND	AD[56]	AD[55]	AD[54]	GND	AD[53]	GND	]
7	GND	AD[59]	GND	V(I/O)	AD[58]	AD[57]	GND	1
6	GND	AD[63]	AD[62]	AD[61]	GND	AD[60]	GND	1
5	GND	C/BE[5]#	GND	V(I/O)	C/BE[4]#	PAR64	GND	1
4	GND	V(I/O)	PXI_BRSVB4	C/BE[7]#	GND	C/BE[6]#	GND	1
3	GND	PXI_LBR7	GND	PXI_LBR8	PXI_LBR9	PXI_LBR10	GND	1
2	GND	PXI_LBR11	PXI_LBR12	UNC	PXI_STAR7	PXI_STAR8	GND	1
1	GND	PXI_STAR9	GND	PXI_STAR10	PXI_STAR11	PXI_STAR12	GND	
25	GND	5V	REQ64#	ENUM#	3.3V	5V	GND	P
24	GND	AD[1]	5V	V(I/O)	AD[0]	ACK64#	GND	1
23	GND	3.3V	AD[4]	AD[3]	5V	AD[2]	GND	$\frac{1}{J}$
22	GND	AD[7]	GND	3.3V	AD[6]	AD[5]	GND	1
21	GND	3.3V	AD[9]	AD[8]	M66EN	C/BE[0]#	GND	С
20	GND	AD[12]	GND	V(I/O)	AD[11]	AD[10]	GND	0
19	GND	3.3V	AD[15]	AD[14]	GND	AD[13]	GND	N
18	GND	SERR#	GND	3.3V	PAR	C/BE[1]#	GND	N E
17	GND	3.3V	IPMB_SCL	IPMB_SDA	GND	PERR#	GND	C
16	GND	DEVSEL#	GND	V(I/O)	STOP#	LOCK#	GND	Т
15	GND	3.3V	FRAME#	IRDY#	BD_SEL#	TRDY#	GND	O R
12–14		•	•	Key Area	•	•		,
11	GND	AD[18]	AD[17]	AD[16]	GND	C/BE[2]#	GND	1
10	GND	AD[21]	GND	3.3V	AD[20]	AD[19]	GND	]
9	GND	C/BE[3]#	IDSEL	AD[23]	GND	AD[22]	GND	1
8	GND	AD[26]	GND	V(I/O)	AD[25]	AD[24]	GND	1
7	GND	AD[30]	AD[29]	AD[28]	GND	AD[27]	GND	1
6	GND	REQ#	GND	3.3V	CLK	AD[31]	GND	1
5	GND	BRSVP1A5	BRSVP1B5	RST#	GND	GNT#	GND	1
4	GND	IPMB_PWR	HEALTHY#	V(I/O)	INTP	INTS	GND	1
3	GND	INTA#	INTB#	INTC#	5V	INTD#	GND	1
2	GND	TCK	5V	TMS	TDO	TDI	GND	1
1	GND	5V	-12V	TRST#	+12V	5V	GND	1
Pin	Z	A	В	С	D	E	F	1

表 3-2 触发时钟槽位管脚定义



## 3.3 通用物理槽位定义(3-18 号槽位)

Generic Peripheral Slot Pinout

ND   GA4     ND   PXI_LBR0     ND   PXI_LBR4     ND   PXI_LBL2     ND   PXI_TRIG3     ND   PXI_TRIG2     ND   PXI_TRIG1     ND   AD[35]     ND   AD[38]     ND   AD[42]     ND   AD[45]     ND   AD[49]     ND   AD[56]     ND   AD[59]     ND   AD[63]     ND   C/BE[5]#     ND   V(I/O)     ND   PXI_LBR11     ND   PXI_LBL9	GA3  RSV  PXI_LBR5  RSV  PXI_TRIG4  GND  PXI_TRIG0  GND  AD[34]  GND  AD[41]  GND  AD[48]  GND  AD[55]  GND  AD[62]  GND  PXI_BRSVB4  GND  PXI_BRSVB4  GND	GA2   PXI_LBR1   PXI_LBL0   PXI_LBL0   PXI_LBL3   PXI_TRIG5   RSV   RSV   AD[33]   V(I/O)   AD[40]   V(I/O)   AD[47]   V(I/O)   AD[54]   V(I/O)   AD[61]   V(I/O)   C/BE[7]#   PXI_LBR8	GA1  PXI_LBR2  GND  PXI_LBL4  GND  PXI_STAR  GND  PXI_LBL6  GND  AD[37]  GND  AD[44]  GND  AD[51]  GND  AD[58]  GND  C/BE[4]#  GND  PXI_LBR9	GA0	GND	P 2 / J 2 C O N N E C T O R
PXI_LBR4     PXI_LBL2     ND	PXI_LBR5  RSV  PXI_TRIG4  GND  PXI_TRIG0  GND  AD[34]  GND  AD[41]  GND  AD[48]  GND  AD[55]  GND  AD[62]  GND  PXI_BRSVB4  GND  PXI_LBR12	PXI_LBL0 PXI_LBL3 PXI_TRIG5 RSV RSV RSV AD[33] V(I/O) AD[40] V(I/O) AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	GND PXI_LBL4 GND PXI_STAR GND PXI_LBL6 GND AD[37] GND AD[44] GND AD[51] GND AD[58] GND C/BE[4]# GND	PXI_LBL1 PXI_LBL5 PXI_TRIG6 PXI_CLK10 PXI_TRIG7 PXI_LBR6 AD[32] AD[36] AD[39] AD[43] AD[46] AD[50] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND	/ J 2 C O N N E C T
ND	RSV  PXI_TRIG4  GND  PXI_TRIG0  GND  AD[34]  GND  AD[41]  GND  AD[48]  GND  AD[55]  GND  AD[62]  GND  PXI_BRSVB4  GND  PXI_LBR12	PXI_LBL3 PXI_TRIG5 RSV RSV RSV AD[33] V(I/O) AD[40] V(I/O) AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	PXI_LBL4 GND PXI_STAR GND PXI_LBL6 GND AD[37] GND AD[44] GND AD[51] GND AD[58] GND C/BE[4]# GND	PXI_LBL5 PXI_TRIG6 PXI_CLK10 PXI_TRIG7 PXI_LBR6 AD[32] AD[36] AD[39] AD[43] AD[46] AD[50] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND	2 C O N N E C T
ND	PXI_TRIG4 GND PXI_TRIG0 GND AD[34] GND AD[41] GND AD[48] GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	PXI_TRIG5  RSV  RSV  RSV  AD[33]  V(I/O)  AD[40]  V(I/O)  AD[47]  V(I/O)  AD[54]  V(I/O)  AD[61]  V(I/O)  C/BE[7]#  PXI_LBR8	GND PXI_STAR GND PXI_LBL6 GND AD[37] GND AD[44] GND AD[51] GND C/BE[4]# GND	PXI_TRIG6 PXI_CLK10 PXI_TRIG7 PXI_LBR6 AD[32] AD[36] AD[39] AD[43] AD[46] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND	C O N N E C T
ND	GND  PXI_TRIG0  GND  AD[34]  GND  AD[41]  GND  AD[48]  GND  AD[55]  GND  AD[62]  GND  PXI_BRSVB4  GND  PXI_LBR12	RSV RSV RSV AD[33] V(I/O) AD[40] V(I/O) AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	PXI_STAR  GND  PXI_LBL6  GND  AD[37]  GND  AD[44]  GND  AD[51]  GND  AD[58]  GND  C/BE[4]#  GND	PXI_CLK10 PXI_TRIG7 PXI_LBR6 AD[32] AD[36] AD[39] AD[43] AD[46] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND	O N N E C T
PXI_TRIG1     PXI_BRSVA15     ND	PXI_TRIG0 GND AD[34] GND AD[41] GND AD[48] GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	RSV RSV AD[33] V(I/O) AD[40] V(I/O) AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	GND PXI_LBL6 GND AD[37] GND AD[44] GND AD[51] GND AD[58] GND C/BE[4]# GND	PXI_TRIG7 PXI_LBR6  AD[32] AD[36] AD[39] AD[43] AD[46] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND	O N N E C T
PXI_BRSVA15     ND	GND AD[34] GND AD[41] GND AD[48] GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	RSV AD[33] V(I/O) AD[40] V(I/O) AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	PXI_LBL6  GND  AD[37]  GND  AD[44]  GND  AD[51]  GND  AD[58]  GND  C/BE[4]#  GND	PXI_LBR6  AD[32]  AD[36]  AD[39]  AD[43]  AD[46]  AD[50]  AD[53]  AD[57]  AD[60]  PAR64  C/BE[6]#	GND	N E C T
ND   AD[35]   ND   AD[38]   ND   AD[38]   ND   AD[42]   ND   AD[45]   ND   AD[56]   ND   AD[56]   ND   AD[59]   ND   AD[63]   ND   C/BE[5]#   ND   V(I/O)   ND   PXI_LBR7   ND   PXI_LBR11	AD[34] GND AD[41] GND AD[48] GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	AD[33] V(I/O) AD[40] V(I/O) AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	GND AD[37] GND AD[44] GND AD[51] GND AD[51] GND C/BE[4]# GND	AD[32] AD[36] AD[39] AD[43] AD[46] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND	E C T
ND AD[38] ND AD[42] ND AD[45] ND AD[45] ND AD[49] ND AD[56] ND AD[56] ND AD[59] ND AD[63] ND C/BE[5]# ND V(I/O) ND PXI_LBR7 ND PXI_LBR11	GND AD[41] GND AD[48] GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	V(I/O) AD[40] V(I/O) AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	AD[37] GND AD[44] GND AD[51] GND AD[58] GND C/BE[4]# GND	AD[36] AD[39] AD[43] AD[46] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND	C T O
ND AD[42] ND AD[45] ND AD[49] ND AD[52] ND AD[56] ND AD[59] ND AD[63] ND C/BE[5]# ND V(I/O) ND PXI_LBR7 ND PXI_LBR11	AD[41] GND AD[48] GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	AD[40] V(I/O) AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	GND AD[44] GND AD[51] GND AD[58] GND C/BE[4]# GND	AD[39] AD[43] AD[46] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND	T O
ND AD[45] ND AD[49] ND AD[52] ND AD[56] ND AD[59] ND AD[63] ND C/BE[5]# ND V(I/O) ND PXI_LBR7 ND PXI_LBR11	GND AD[48] GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	V(I/O) AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	AD[44] GND AD[51] GND AD[58] GND C/BE[4]# GND	AD[43] AD[46] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND	
ND   AD[49]   ND   AD[52]   ND   AD[56]   ND   AD[59]   ND   AD[63]   ND   C/BE[5]#   ND   V(I/O)   C/BE[5]#   ND   PXI_LBR7   ND   PXI_LBR11   ND   PXI_LBR1	AD[48] GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	AD[47] V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	GND AD[51] GND AD[58] GND C/BE[4]# GND	AD[46] AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND GND GND GND GND GND GND GND	- K
ND   AD[52]   ND   AD[56]   ND   AD[59]   ND   AD[63]   ND   C/BE[5]#   ND   V(I/O)   ND   PXI_LBR7   ND   PXI_LBR11	GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	AD[51] GND AD[58] GND C/BE[4]# GND	AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND GND GND GND GND GND	- - - -
ND   AD[56]   ND   AD[59]   ND   AD[63]   ND   C/BE[5]#   ND   V(I/O)   ND   PXI_LBR7   ND   PXI_LBR11	GND AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	V(I/O) AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	GND AD[58] GND C/BE[4]# GND	AD[50] AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND GND GND GND GND	-
ND   AD[56]   ND   AD[59]   ND   AD[63]   ND   C/BE[5]#   ND   V(I/O)   ND   PXI_LBR7   ND   PXI_LBR11	AD[55] GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	AD[54] V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	GND AD[58] GND C/BE[4]# GND	AD[53] AD[57] AD[60] PAR64 C/BE[6]#	GND GND GND GND GND	- - - -
ND   AD[59]   ND   AD[63]   ND   C/BE[5]#   ND   V(I/O)   ND   PXI_LBR7   ND   PXI_LBR11	GND AD[62] GND PXI_BRSVB4 GND PXI_LBR12	V(I/O) AD[61] V(I/O) C/BE[7]# PXI_LBR8	AD[58] GND C/BE[4]# GND	AD[57] AD[60] PAR64 C/BE[6]#	GND GND GND GND	- - -
ND   AD[63]   ND   C/BE[5]#   ND   V(I/O)   ND   PXI_LBR11   PXI	GND PXI_BRSVB4 GND PXI_LBR12	AD[61] V(I/O) C/BE[7]# PXI_LBR8	GND C/BE[4]# GND	AD[60] PAR64 C/BE[6]#	GND GND GND	1
ND   C/BE[5]#   ND   V(I/O)   ND   PXI_LBR7   ND   PXI_LBR11	GND PXI_BRSVB4 GND PXI_LBR12	V(I/O) C/BE[7]# PXI_LBR8	C/BE[4]# GND	PAR64 C/BE[6]#	GND GND	-
ND         V(I/O)           ND         PXI_LBR7           ND         PXI_LBR11	PXI_BRSVB4 GND PXI_LBR12	C/BE[7]# PXI_LBR8	GND	C/BE[6]#	GND	1
ND PXI_LBR7 ND PXI_LBR11	GND PXI_LBR12	PXI_LBR8				
ND PXI_LBR11	PXI_LBR12	_		LEAL LOKIU	GND	1
_		UNC	PXI_LBL7	PXI LBL8	GND	1
	I SHALL	PXI_LBL10	PXI_LBL11	PXI_LBL12	GND	1
ND 5V	REQ64#	ENUM#	3.3V	5V	GND	P
ND AD[1]	5V	V(I/O)	AD[0]	ACK64#	GND	1
ND 3.3V	AD[4]	AD[3]	5V	AD[2]	GND	/
						J 1
					-	1
			<b>.</b>			C
	-	` ′				N
			ļ			N
	-		ļ			E C
			STOP#			T
	-	` ´	BD SEL#			О
l	ı	Key Area	_	1	1	R
ND AD[18]	AD[17]	AD[16]	GND	C/BE[2]#	GND	1
	GND	3.3V			GND	1
	IDSEL		GND		GND	1
	GND	V(I/O)			GND	1
ND AD[30]	AD[29]	AD[28]	GND	AD[27]	GND	1
ND REQ#	GND	3.3V	CLK	AD[31]	GND	1
ND BRSVP1A5	BRSVP1B5	RST#	GND	GNT#	GND	1
ND IPMB_PWR	HEALTHY#	V(I/O)	INTP	INTS	GND	1
ND INTA#	INTB#	INTC#	5V	INTD#	GND	1
ND TCK	5V	TMS	TDO	TDI	GND	1
ND 5V	-12V	TRST#	+12V	5V	GND	1
Z A	В	С	D	E	F	1
	D 3.3V D AD[12] D 3.3V D SERR# D 3.3V D DEVSEL# D 3.3V D AD[18] D AD[21] D C/BE[3]# D AD[26] D AD[30] D REQ# D BRSVP1A5 D IPMB_PWR D INTA# D TCK D 5V	D 3.3V AD[9] D AD[12] GND D 3.3V AD[15] D SERR# GND D 3.3V IPMB_SCL D DEVSEL# GND D 3.3V FRAME#  D AD[18] AD[17] D AD[21] GND D C/BE[3]# IDSEL D AD[26] GND D AD[30] AD[29] D REQ# GND D BRSVP1A5 BRSVP1B5 D IPMB_PWR HEALTHY# D INTA# INTB# D TCK 5V -12V	D 3.3V AD[9] AD[8] D AD[12] GND V(I/O) D 3.3V AD[15] AD[14] D SERR# GND 3.3V D 3.3V IPMB_SCL IPMB_SDA D DEVSEL# GND V(I/O) D 3.3V FRAME# IRDY#  Key Area D AD[18] AD[17] AD[16] D AD[21] GND 3.3V D C/BE[3]# IDSEL AD[23] D AD[26] GND V(I/O) D AD[30] AD[29] AD[28] D REQ# GND 3.3V D BRSVP1A5 BRSVP1B5 RST# D IPMB_PWR HEALTHY# V(I/O) D INTA# INTB# INTC# D TCK 5V TMS	D   3.3V   AD[9]   AD[8]   M66EN     D   AD[12]   GND   V(I/O)   AD[11]     D   3.3V   AD[15]   AD[14]   GND     D   SERR#   GND   3.3V   PAR     D   3.3V   IPMB_SCL   IPMB_SDA   GND     D   DEVSEL#   GND   V(I/O)   STOP#     D   3.3V   FRAME#   IRDY#   BD_SEL#     Key Area     D   AD[18]   AD[17]   AD[16]   GND     D   AD[21]   GND   3.3V   AD[20]     D   C/BE[3]#   IDSEL   AD[23]   GND     D   AD[26]   GND   V(I/O)   AD[25]     D   AD[30]   AD[29]   AD[28]   GND     D   REQ#   GND   3.3V   CLK     D   BRSVP1A5   BRSVP1B5   RST#   GND     D   IPMB_PWR   HEALTHY#   V(I/O)   INTP     D   INTA#   INTB#   INTC#   5V     D   TCK   5V   TMS   TDO     D   5V   -12V   TRST#   +12V	D   3.3V   AD[9]   AD[8]   M66EN   C/BE[0]#     D   AD[12]   GND   V(I/O)   AD[11]   AD[10]     D   3.3V   AD[15]   AD[14]   GND   AD[13]     D   SERR#   GND   3.3V   PAR   C/BE[1]#     D   3.3V   IPMB_SCL   IPMB_SDA   GND   PERR#     D   DEVSEL#   GND   V(I/O)   STOP#   LOCK#     D   DEVSEL#   GND   V(I/O)   STOP#   LOCK#     D   AD[18]   AD[17]   AD[16]   GND   C/BE[2]#     D   AD[21]   GND   3.3V   AD[20]   AD[19]     D   C/BE[3]#   IDSEL   AD[23]   GND   AD[22]     D   AD[26]   GND   V(I/O)   AD[25]   AD[24]     D   AD[30]   AD[29]   AD[28]   GND   AD[27]     D   REQ#   GND   3.3V   CLK   AD[31]     D   BRSVP1A5   BRSVP1B5   RST#   GND   GNT#     D   IPMB_PWR   HEALTHY#   V(I/O)   INTP   INTS     D   INTA#   INTB#   INTC#   5V   INTD#     D   TCK   5V   TMS   TDO   TDI     D   5V   -12V   TRST#   +12V   5V	AD[8]   AD[8]   M66EN   C/BE[0]#   GND

表 3-3 通用物理槽位管脚定义



## 4 产品校准、保修

#### 注意事项

在公司售出的产品包装中,用户将会找到用户光盘、质保卡、合格证和产品板卡。 产品质保卡请用户务必妥善保存,当该产品出现问题需要维修时,请用户将产品质保卡 同产品一起,寄回本公司,请详细填写质保卡内容,方便我们能尽快的帮您解决问题。 在使用产品时,应注意不要用手去触摸产品正面的 IC 芯片,防止芯片受到静电的危害。

#### 产品调教,简单问题处理。

- ◆ 背板插针出现弯、折等情况,切勿盲目开机,请咨询我方技术工程师或销售代表, 调整插针或更换插座!!
- ◆ 本产品为PXI标准背板,请客户注意机箱1槽位的背板形式,不明确时请咨询我 方客户服务人员,切勿盲目用力插入,防止控制器或机箱损坏;
- ◆ 产品保修事宜参考产品附带的质保卡;